

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-034375
(43)Date of publication of application : 09.02.2001

(51)Int.Cl.

G06F 3/00
G06F 1/18
H01R 13/64
H01R 13/717

(21)Application number : 11-207224

(71)Applicant : HITACHI LTD

(22)Date of filing : 22.07.1999

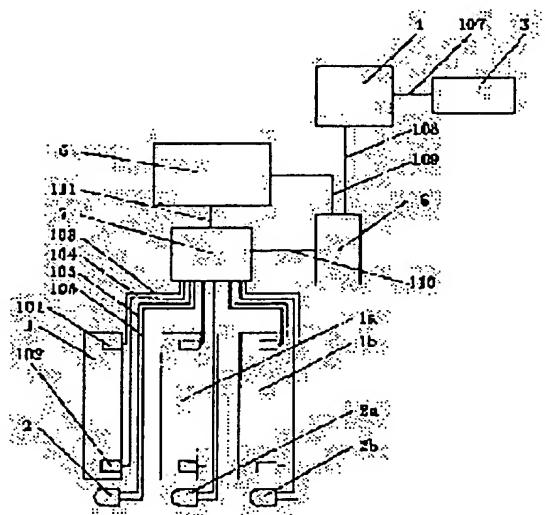
(72)Inventor : KUBOTA KAZUAKI
SAITO KATSUO
HAYASHI SEIJI

(54) MECHANISM FOR DISPLAYING PRIORITY ORDER OF CONNECTORS

(57)Abstract:

PROBLEM TO BE SOLVED: To exactly package a board for expansion on a designated connector without referring to a manual by successively turning on the LED lamps of preferential connectors in the case of packaging the board.

SOLUTION: When the number of packaging boards for expansion is designated from an input device 3, the information is sent to a 1st controlling part 4 through a signal line 107 to decide the priority order of connectors and stored in a memory 6 through a signal line 108. A 2nd controlling part 7 turns on a LED lamp 2 provided in a connector 1 through signal lines 105 and 106. When the board is packaged on the connector 21, terminals 101 and 102 become conductive and their signals sent to the part 7 through signal lines 103 and 104. When the part 7 receives the signals to turn off the lamp 2 and turns on the LED lamp 2a of a 2nd preferential connector at the same time. When the board is half inserted, the terminals 101 and 102 become nonconductive and the lamp 2 is not turned off.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-34375

(P2001-34375A)

(43)公開日 平成13年2月9日(2001.2.9)

(51)Int.Cl. ⁷	識別記号	F I	テ-7コ-ト ⁸ (参考)
G 0 6 F 3/00		G 0 6 F 3/00	V 5 E 0 2 1
1/18		H 0 1 R 13/64	
H 0 1 R 13/64		13/717	
13/717		G 0 6 F 1/00	3 2 0 J

審査請求 未請求 請求項の数 1 O L (全 3 頁)

(21)出願番号 特願平11-207224

(22)出願日 平成11年7月22日(1999.7.22)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 久保田 和明

愛知県尾張旭市晴丘町池上1番地 株式会社日立エレクトロニクス内

(72)発明者 斎藤 勝夫

神奈川県海老名市下今泉810番地 株式会社日立製作所P C事業部内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

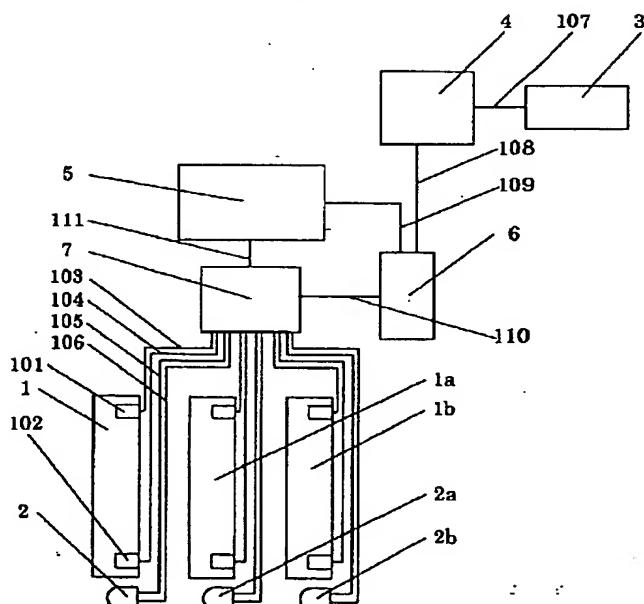
(54)【発明の名称】 コネクタ優先順位表示機構

(57)【要約】

【課題】 本発明は、優先順位を有する複数のコネクタへの拡張用基板の実装においてマニュアルを参照することなく確実に指定されたコネクタに拡張用基板を実装できる機構及び拡張用基板の誤挿入及び半挿入を未然に防止できる機構を提供することにある。

【解決手段】 優先順位を有するコネクタにLEDランプを設け、優先される順にLEDランプを点灯させる。さらに、拡張用基板が半挿入された場合は、LEDランプを消灯しないことにより半挿入を知らせる。

図1



【特許請求の範囲】

【請求項1】基板を実装するための複数のコネクタを有する情報処理装置において、前記コネクタの接続順位を表示するLEDランプを有することを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メモリ等の拡張用基板を実装するコネクタを複数有するPCサーバなど大型の情報処理装置に関し、特に拡張用コネクタへのメモリ等の拡張用基板の実装に優先順位を有するPCサーバなど大型の情報処理装置に関する。

【0002】

【従来の技術】従来、優先順位を有する複数のコネクタへのメモリ等の拡張用基板の実装は、本体に添付されているマニュアルを参照しながら実装する方法がとられていた。また、マニュアルにて指定されたコネクタ以外の場所に拡張用基板を実装した場合や、拡張用基板を半挿入した場合、本体の電源を投入した後、表示装置に表示されるメモリの容量等を確認するまで誤挿入及び半挿入が検出できなかった。

【0003】

【発明が解決しようとする課題】かかる従来の方法においては、次のような問題がある。メモリ等の拡張用基板を搭載するコネクタを複数有し、優先順位を有するコネクタに拡張用基板を実装する場合、本体に添付されているマニュアルを参照して実装する必要があった。また、マニュアルにて指定されたコネクタ以外の場所に拡張用基板を実装した場合や、拡張用基板を半挿入した場合、本体の電源を投入した後、表示装置に表示されるメモリの容量等を確認するまで誤挿入及び半挿入が発見出来ないという問題があった。本発明の目的は、優先順位を有する複数のコネクタへの拡張用基板の実装においてマニュアルを参照することなく確実に指定されたコネクタに拡張用基板を実装できる機構を提供することにある。

【0004】

【課題を解決するための手段】本発明は、拡張用基板の実装に優先順位を有する複数のコネクタにLEDランプを設け、拡張用基板実装時に優先されるコネクタのLEDランプを順次点灯させる。

【0005】

【発明の実施の形態】以下に本発明の実施例を詳細に説明する。図1は、本発明に係わるコネクタの構成図である。コネクタ1、1a、1bには、それぞれLEDランプ2、2a、2bが設けられている。入力装置3より拡張用基板の実装枚数を指定すると、その情報が信号線107を介して制御部4に送られ、第1の制御部4でコネクタの優先順位を決定し、信号線108を介してメモリ6に格納する。例えば第一に優先されるコネクタがコネクタ1、第二に優先されるコネクタがコネクタ1aの場

10

20

30

40

50

合、メモリ6はその情報を信号線110を介して制御部7に送る。第2の制御部7は信号線105、106を介してコネクタ1に設けられているLEDランプ2を点灯させる。コネクタ1には一方の端の端子101ともう一方の端子102が内蔵されており、信号線103、104により制御部7に接続されている。コネクタ1に拡張用基板が実装されると端子101、102が導通状態となり、その信号を信号線103、104を介して制御部7に送られる。制御部7は、その信号を受けて信号線105、106を介してLEDランプ2を消灯させると同時に第二に優先されるコネクタのLEDランプ2aを点灯させる。逆に拡張用基板が半挿入されると、端子101、102が非導通状態となり、LEDランプ2は消灯しない。第三に優先されるコネクタがコネクタ1bの場合、上記同様の処理によりLEDランプ2bを点灯する。活線挿抜が可能である場合を除き、通常、拡張用基板を実装する場合には、本体の電源を切る必要がある。このため、電源の供給はバッテリ5により行ない、信号線109、111を介してメモリ6、制御部7、LEDランプ2、2a、2bに電源を供給する。

【0006】図2は、メモリ等の拡張用基板を実装するためのコネクタとそれに内蔵される端子の詳細図である。コネクタ1にメモリ等の拡張用基板が実装されていない場合、図のように端子101、102は非導通状態である。コネクタ1に拡張用基板を実装した場合、スイッチ121が軸123を中心に下方に押されることにより端子101が導通状態になる。もう一方の端子102も同様に導通状態となり、信号線120を介して信号線103、104が導通状態となる。拡張用基板を取外した場合、バネ122によりスイッチ121が押し戻され、端子101、102が非導通状態に戻る。上記より、拡張用基板が半挿入された場合、端子101又は102のいずれかが非導通状態となることにより、図1中のLEDランプ2を消灯しない。

【0007】図3は、優先順位を有するコネクタと優先順位を表示するLEDランプの配置例である。

【0008】図4は、拡張用基板の実装枚数を入力し指定する表示画面201である。表示画面201には、メモリ容量202～205と実装枚数入力欄206～209が表示され、実装するメモリの枚数を実装枚数206～209に入力し指定する。

【0009】

【発明の効果】以上に述べたように本発明によれば、本体に添付されているマニュアルを参照することなく、メモリ等の拡張用基板を優先順位に従って実装できる。また、拡張用基板の誤挿入及び半挿入を未然に防止できる。

【図面の簡単な説明】

【図1】本発明に係わるコネクタの構成図である。

【図2】拡張用基板を実装するコネクタ及びそれに内蔵

される端子の詳細図である。

【図3】優先順位を有するコネクタと優先順位を表示するLEDランプの配置例である。

【図4】拡張用基板の実装枚数を入力し指定する表示画面である。

【符号の説明】

1、1a、1b:コネクタ

2、2a、2b:LEDランプ

* 101、102:端子

3:入力装置

4:第1の制御部

5:バッテリ

6:メモリ

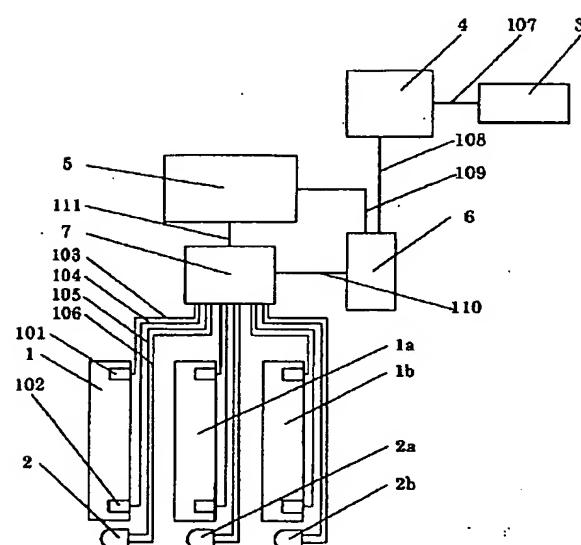
7:第2の制御部

103~111:信号線

*

【図1】

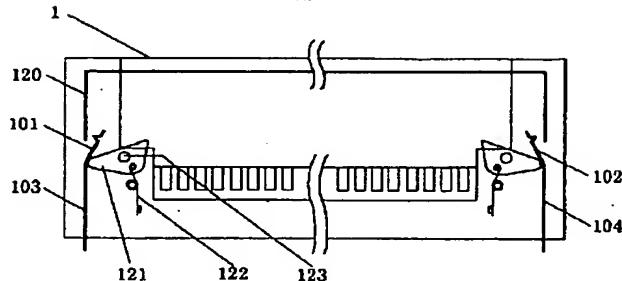
図1



【図3】

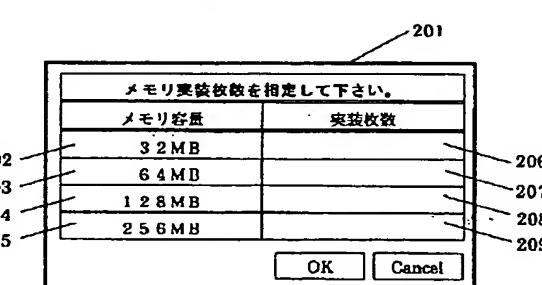
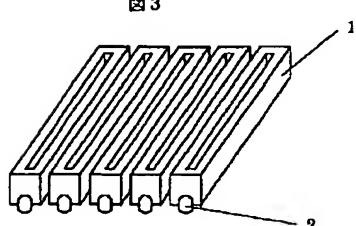
【図2】

図2



【図4】

図4



フロントページの続き

(72)発明者 林 誠司

愛知県尾張旭市晴丘町池上1番地 株式会

社日立旭エレクトロニクス内

F ターム(参考) 5E021 FA05 FB02 FB05 FB17 FC31

FC38 JA20 KA09 KA11 KA13

KA15 MA05 MA20 MA25